

Практическое занятие №18

КЛЮЧ НА БИПОЛЯРНОМ ТРАНЗИСТОРЕ

Теоретические сведения

АНАЛОГОВЫЙ КЛЮЧ

При работе в ключевом режиме транзистор может находиться в одном из двух устойчивых состояний – выключенном (режим отсечки) и включенном (режим насыщения).

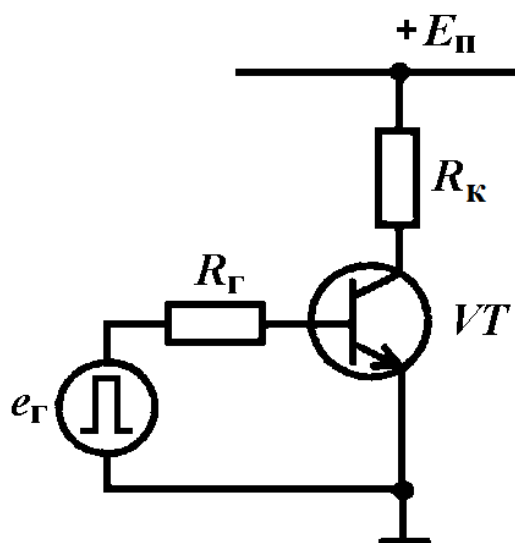


Рис. 1. Ключ на биполярном транзисторе

В режиме отсечки ток базы $I_b = 0$, коллекторный ток $I_k \approx 0$, а коллекторное напряжение $U_{кэ} = E_{п} - I_k R_k \approx E_{п}$. На практике режим отсечки реализуется при $E_{г} = 0$ или при отрицательном входном напряжении $E_{г}$.

В режим насыщения транзистор переводится положительным входным напряжением $E_{г}$. При этом напряжение $U_{кэ}$ принимает свое минимальное значение $U_{кэ \text{ нас}}$, обычно в несколько десятых долей вольта, т.е. в расчетах часто можно принять $U_{кэ \text{ нас}} \approx 0$, тогда ток коллектора равен $I_k = I_{к \text{ нас}} \approx E_{к}/R_{к}$.

Для того чтобы транзистор вошел в режим насыщения, в его базу необходимо подать ток, больший, чем необходимо для протекания тока $I_{к \text{ нас}}$, т.е.

$$I_b > I_{к \text{ нас}} / \beta. \quad (1)$$

То, насколько сильно I_b больше, чем $I_{к \text{ нас}} / \beta$, т.е. насколько «надежно» насыщен транзистор, характеризуется коэффициентом насыщения транзистора:

$$K_{\text{нас}} = \beta I_b / I_{к \text{ нас}}. \quad (2)$$

Из-за того, что у реальных транзисторов существует значительный разброс параметра β (который к тому же снижается при входе транзистора в режим насыщения), стараются обеспечить значение *расчетного* $K_{\text{нас}}$ в несколько единиц (часто в пределах 5 – 10), чтобы *реальное* значение $K_{\text{нас}}$ в худшем случае было больше 1.

Необходимую величину тока базы определяет амплитуда источника $E_{г}$:

$$I_b = (E_{г} - U_{бэ \text{ нас}}) / R_{г}, \quad (3)$$

где $U_{бэ \text{ нас}} \approx 0,6 - 0,8 \text{ В}$.

Длительности переходных процессов, протекающих в транзисторе при его переключении из режима отсечки в режим насыщения и наоборот, во многом определяются емкостями его переходов (рис. 2).

Так, **задержка фронта** при включении обусловлена перезарядом входной емкости транзистора $C_{вх}$, которая равна сумме барьерных емкостей коллекторного C_k и эмиттерного $C_э$ переходов. Изначально емкость $C_{вх}$ заряжена до отрицательного напряжения $u_{бэ} = E_{Г2}$. Этап задержки заканчивается, когда $C_{вх}$ заряжается до напряжения $U_{бэ.пор} = (0,5-0,7)$ В, при котором транзистор открывается. Длительностью этапа задержки на практике можно пренебречь, поскольку она намного меньше длительности следующего этапа.

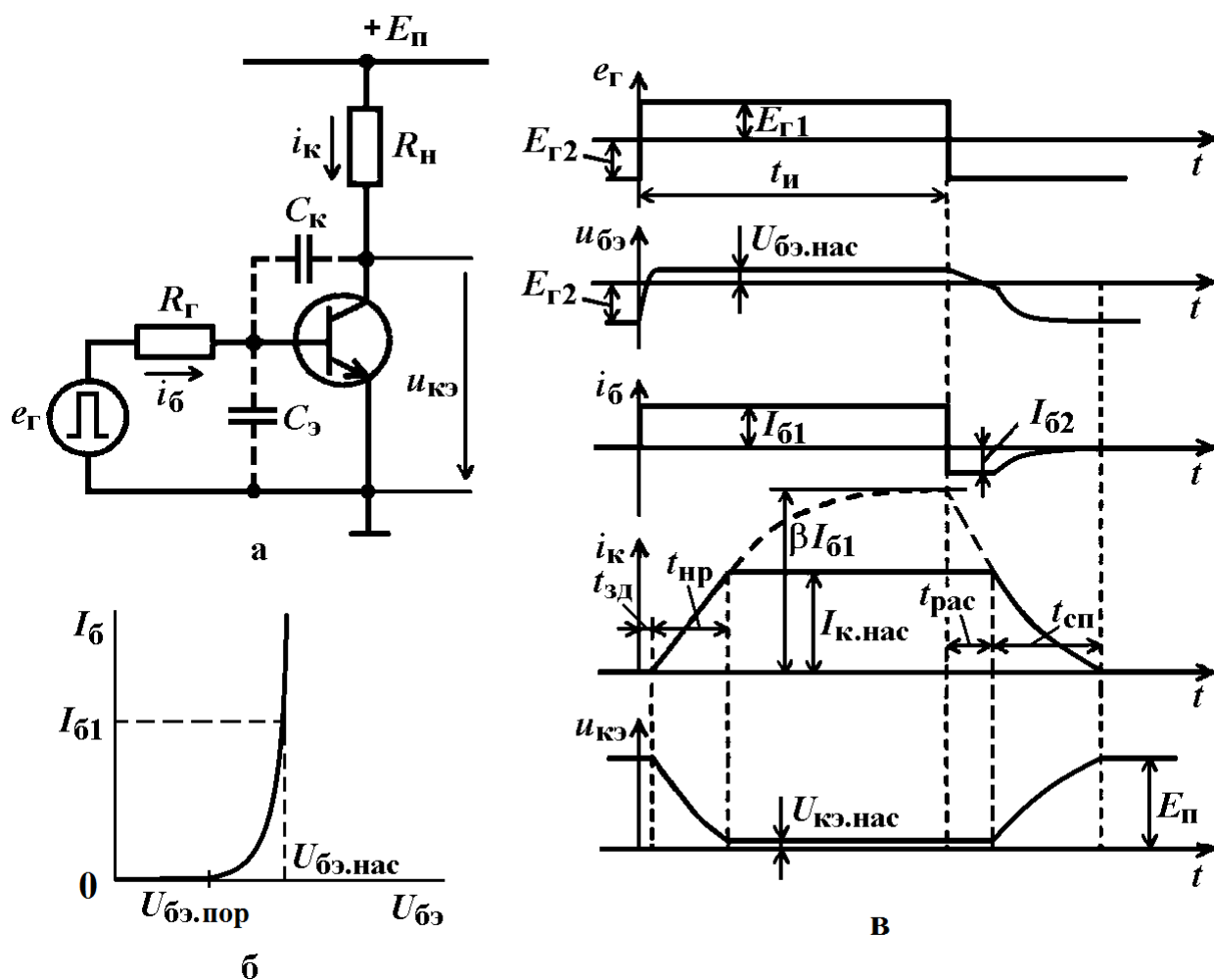


Рис. 2. Схема простейшего ключа на биполярном транзисторе с ОЭ и резистивной нагрузкой (а), входная ВАХ транзистора (б) и временные диаграммы токов и напряжений (в). Барьерные емкости $C_э$, C_k условно вынесены за пределы транзистора

На этапе **нарастания** тока $t_{нр}$ транзистор работает в активном (усилительном) режиме, ток коллектора i_k нарастает до величины $I_{к.нас}$. Напряжение на транзисторе за это время падает с первоначального значения $E_{П}$ до $U_{кэ.нас}$, поскольку в усилительном режиме между током и напряжением выполняется соотношение $U_{кэ} = E_{П} - I_{к}R_{к}$, т.е. рост тока приводит к уменьшения напряжения.

Длительность этапа $t_{нр}$ определяется как

$$t_{\text{нр}} = \tau_{\text{экв}} \ln \frac{\beta I_{\text{б1}}}{\beta I_{\text{б1}} - I_{\text{к.нас}}} = \tau_{\text{экв}} \ln \frac{K_{\text{нас}}}{K_{\text{нас}} - 1} \quad (4)$$

где $\tau_{\text{экв}} = \tau_{\beta} + (1 + \beta) R_{\text{н}} C_{\text{к}}$ – эквивалентная постоянная времени транзистора при его включении с ОЭ, учитывающая время жизни носителей в активном режиме τ_{β} и перезаряд емкости $C_{\text{к}}$ при изменении напряжения $U_{\text{кз}}$.

Время жизни носителей

$$\tau_{\beta} = \frac{1}{2\pi f_{\beta}}, \quad (5)$$

где f_{β} – граничная частота транзистора в схеме с ОЭ, на которой модуль коэффициента передачи

$$|\beta(f)| = \frac{\beta_0}{\sqrt{1 + (f/f_{\beta})^2}} \quad (6)$$

снижается в $\sqrt{2}$ раз от первоначального значения β_0 на нулевой частоте (на постоянном токе).

Часто в справочных данных транзистора указывается значение модуля его коэффициента передачи в схеме с ОЭ $|\beta(f^*)|$ на частоте f^* . В этом случае значение граничной частоты

$$f_{\beta} = |\beta(f^*)| \cdot f^* / \beta_0. \quad (7)$$

После подачи в базу запирающего тока с амплитудой $I_{\text{б2}}$ начинается процесс выключения транзистора, состоящий из двух этапов: рассасывания длительностью $t_{\text{рас}}$ и спада коллекторного тока длительностью $t_{\text{сп}}$.

Как уже было сказано, для режима насыщения транзистора характерно то, что в базу подается ток больше, чем необходимо для поддержания $I_{\text{к.нас}}$. Для того чтобы перевести транзистор из состояния насыщения снова в активный режим, необходимо удалить избыточный заряд, накопленный в базе. Этот этап называется этапом **рассасывания**. Длительность этапа оценивается как

$$t_{\text{рас}} = \tau_{\beta} \ln \frac{I_{\text{б1}} + |I_{\text{б2}}|}{I_{\text{к.нас}} / \beta + |I_{\text{б2}}|} = \tau_{\beta} \ln \frac{K_{\text{нас}} I_{\text{к.нас}} + \beta |I_{\text{б2}}|}{I_{\text{к.нас}} + \beta |I_{\text{б2}}|}, \quad (8)$$

где $I_{\text{б2}} = E_{\text{г2}}/R_{\text{г}}$.

Знак модуля означает, что нас интересует амплитуда перепада токов.

Напряжение на транзисторе $U_{\text{кз}}$ на этом этапе не меняется, оставаясь равным $U_{\text{кз.нас}}$, т.е. «внешне» транзистор остается открытым.

На **этапе спада** $t_{\text{сп}}$ транзистор работает в активном режиме, и уменьшение накопленного в базе заряда неосновных носителей сопровождается уменьшением коллекторного тока. Напряжение $U_{\text{кз}}$ на этом этапе растет с $U_{\text{кз.нас}}$ до $E_{\text{п}}$. Длительность этапа:

$$t_{\text{сп}} = \tau_{\text{экв}} \ln \left(1 + \frac{I_{\text{к.нас}}}{\beta |I_{\text{б2}}|} \right). \quad (9)$$

ЛОГИЧЕСКИЙ КЛЮЧ

Помимо временных параметров, транзисторный ключ характеризуется **нагрузочной способностью**. Особенно это важно для логических ключей, т.е. элементов цифровой техники. Под нагрузочной способностью обычно подразумевают максимальную величину тока нагрузки, который может выдать на выходе ключ (цифровая микросхема).

Для показанной на рис. 3 схемы в случае насыщенного состояния транзистора, когда напряжение $U_{кэ} = U_{кэ\text{ нас}} \approx 0$, ток нагрузки $I_{н} = U_{кэ} / R_{н}$, т.е. в данном случае равен 0. Следовательно, этот режим нас не интересует с точки зрения нагрузочной способности ключа.

В режиме отсечки, когда транзистор закрыт и его ток $I_{к} \approx 0$, через $R_{к}$ течет $I_{R} = I_{н}$, тогда

$$U_{кэ} = E_{п} - I_{н} R_{к}, \quad (10)$$

т.е. оно уже не равно напряжению $E_{п}$. Чем больше потребляемый нагрузкой ток (т.е. чем меньше сопротивление нагрузки $R_{н}$), тем меньше $U_{кэ}$.

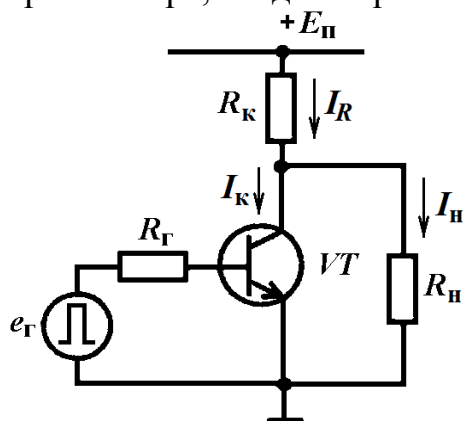


Рис. 3. Ключ с нагрузкой

Для логического ключа важно сохранение достаточно высокого уровня выходного напряжения в закрытом состоянии транзистора, чтобы однозначно интерпретировать это напряжение как напряжение высокого уровня, т.е. «логическую единицу». С учетом падения напряжения на резисторе $R_{к}$ при протекании через него тока нагрузки уровни напряжения логической «1» задают в интервале. Например, для логических ключей на биполярных транзисторах это обычно 2,7 – 5 В (где 5 В – это величина $E_{п}$). Соответственно, напряжение логического «0» также задается в интервале, в данном случае это будет 0 – 0,5 В.

Очевидно, что ток нагрузки в выражении (10) не должен превысить величину, при которой напряжение $U_{кэ}$ равно минимально приемлемому уровню для логической «1», т.е. в данном случае 2,7 В.

Задачи для решения

Задача 1. Рассчитать амплитуду отпирающего напряжения $E_{Г}$, необходимого для коэффициента насыщения показанного на рис. 1 транзистора $K_{нас} = 6$, если известно, что $E_{П} = 15$ В, $R_{К} = 100$ Ом, $R_{Г} = 30$ Ом, $U_{бэ.нас} = 0,8$ В, $\beta = 25$.

Задача 2. Определите время включения биполярного транзистора в приведенной на рис. 1 схеме, если $E_{П} = 50$ В, $R_{К} = 30$ Ом, $\beta = 15$, отпирающее напряжение $E_{Г1} = 3$ В, запирающее напряжение $E_{Г2} = -3$ В, $R_{Г} = 5$ Ом, граничная частота транзистора $f_{\beta} = 2$ МГц, барьерная емкость коллекторного перехода $C_{К} = 2$ нФ, $U_{бэ.нас} = 0,7$ В.

Примечание: временем включения транзисторного ключа называется сумма длительностей этапов задержки и нарастания. С учетом допущения, что $t_{зд} \ll t_{нр}$, $t_{вкл} \approx t_{нр}$.

Задача 3. Определите время выключения биполярного транзистора в приведенной на рис. 1 схеме, если $E_{П} = 30$ В, $R_{К} = 20$ Ом, $\beta = 30$, отпирающее напряжение $E_{Г1} = 2$ В, запирающее напряжение $E_{Г2} = -2$ В, $R_{Г} = 10$ Ом, $U_{бэ.нас} = 0,6$ В, барьерная емкость коллекторного перехода $C_{К} = 5$ нФ. Модуль коэффициента передачи транзистора в схеме с ОЭ $|\beta(f)| = 10$ на частоте $f = 5$ МГц.

Примечание: временем выключения транзисторного ключа называется сумма длительностей этапов рассасывания и спада.

Задача 4. Для схемы ключа на рис. 3 определить минимальное значение сопротивления нагрузки, если известно, что $E_{П} = 5$ В, $U_{лог1.min} = 2,7$ В, $R_{К} = 1$ кОм.