

## Лекция 5

Тема: Пассивные и активные элементы полупроводниковых интегральных микросхем

- 1) Распределение примесей в планарной технологии изготовления транзисторов *n-p-n* типа.
- 2) Типовая конструкция планарного *n-p-n* транзистора.
- 3) Упрощенная структура и эквивалентная схема планарного *n-p-n* транзистора.
- 4) Последовательность технологических операций при изготовлении планарного *n-p-n* транзистора.

### ТРАНЗИСТОРЫ *n-p-n*

Поскольку *n-p-n*-транзисторы составляют основу биполярных ИС, мы рассмотрим их наиболее подробно, включая технологию изготовления. При этом будем считать, что изоляция осуществлена методом разделительной диффузии. Особенности, обусловленные другими методами изоляции, в необходимых случаях оговариваются.

Распределение примесей. На рис. 42 показано распределение примесей в слоях интегрального транзистора со скрытым  $n^+$ -слоем (рис. 36, б). Следует обратить внимание на то, что распределение эффективной концентрации акцепторов в базовом слое оказывается немонотонным. Соответственно немонотонным оказывается и распределение дырок. Справа от точки максимума градиент концентрации дырок отрицательный и внутреннее поле— (по отношению к инжектированным электронам) является ускоряющим. Это характерно для всех дрейфовых транзисторов. Однако слева от точки максимума градиент концентрации положительный, а значит поле является тормозящим. Наличие участка с тормозящим полем приводит к некоторому увеличению результирующего времени пролета носителей через базу. Однако расчеты показывают, что это увеличение составляет всего 20-30% и для приближенных оценок может не учитываться.

Конфигурации и рабочие параметры. Конфигурации интегральных транзисторов (в плане) имеют несколько вариантов. Два из них показаны на рис. 43.

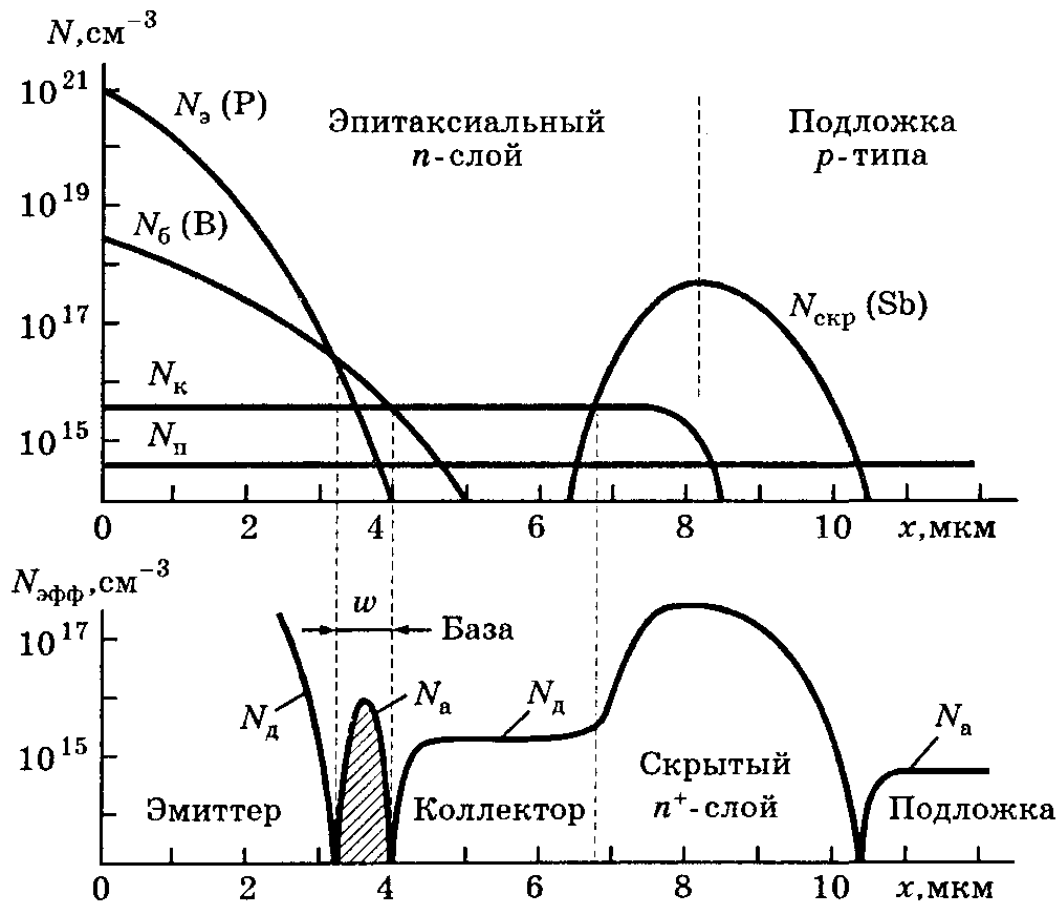


Рис. 42. Распределение концентрации примесей в структуре интегрального  $n$ - $p$ - $n$ -транзистора и распределение эффективных концентраций

Первая конфигурация (рис. 43, *a*) называется асимметричной: в ней коллекторный ток протекает к эмиттеру только в одном направлении: на рис. 43, *a* – справа. Вторая конфигурация (рис. 43, *б*) называется симметричной: в ней коллекторный ток протекает к эмиттеру с трех сторон. Соответственно сопротивление коллекторного слоя  $r_{\text{кк}}$  оказывается примерно в 3 раза меньше, чем у асимметричной конфигурации.

Вторая конфигурация характерна также тем, что контактное окно и металлизация коллектора разбиты на две части. При такой конструкции облегчается металлическая разводка: алюминиевая полоска (например, эмиттерная на рис. 43, *б*) может проходить над коллектором по защитному окислу, покрывающему поверхность ИС.

Для примера на рис. 43, *a* приведены относительные размеры слоев интегрального *n-p-n*-транзистора для минимального литографического разрешения, равного 10 мкм. Для этого случая в табл. 2 приведены типичные параметры этих слоев, а в табл. 3 – типичные параметры транзисторов.

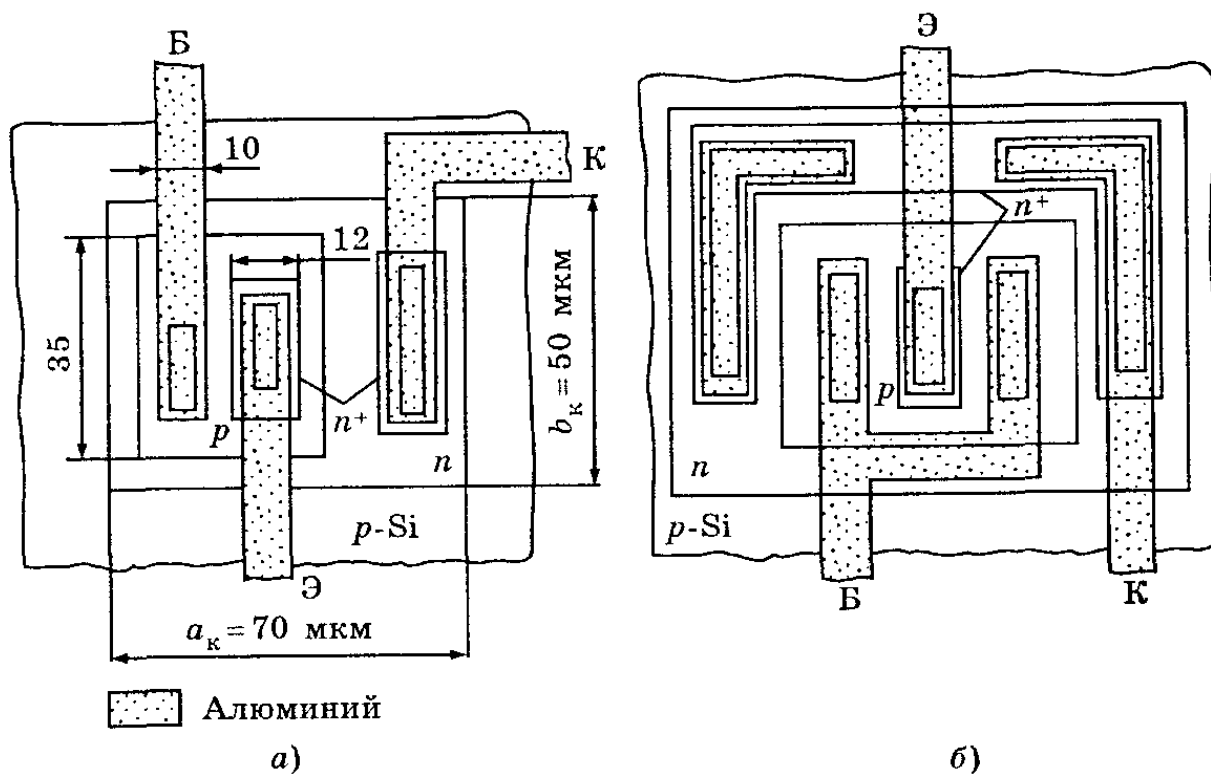


Рис. 43. Конфигурация (топология) транзисторов: *a* – асимметричная;  
*б* – симметричная

Таблица 2. Типичные параметры слоев интегрального *n-p-n*-транзистора

Наименование слоя	$N, \text{см}^{-3}$	$d, \text{мкм}$	$\rho, \text{Ом}\cdot\text{см}$	$R_s, \text{Ом}/\square$
Подложка <i>p</i> -типа	$1,5 \cdot 10^{15}$	300	10	–
Скрытый $n^+$ -слой	–	5-10	–	8-20
Коллекторный <i>n</i> -слой	$10^{16}$	10-15	0,5	500

Базовый $p$ -слой	$5 \cdot 10^{18}$	2,5	–	200
Эмиттерный $n^+$ -слой	$10^{21}$	2	–	5-15

Таблица 3. Типичные параметры интегральных  $n$ - $p$ - $n$ -транзисторов

Параметр	Номинал	Допуск $\delta$ , %
Коэффициент усиления $B$	100-200	$\pm 30$
Предельная частота $f_T$ , МГц	200-500	$\pm 20$
Коллекторная емкость $C_k$ , пФ	0,3-0,5	$\pm 10$
Пробивное напряжение $U_{кб}$ , В	40-50	$\pm 30$
Пробивное напряжение $U_{эб}$ , В	7-8	$\pm 5$

Примечание:  $N$  – концентрация примеси (для диффузных базового и эмиттерного слоев – поверхностная концентрация);  $d$  – глубина слоя;  $\rho$  – удельное сопротивление материала;  $R_s$  – удельное сопротивление слоя.

Величину  $R_s$ , фигурирующую в табл. 2, называют удельным сопротивлением слоя. Происхождение этого параметра следующее. Пусть имеется прямоугольная полоска материала длиной  $a$ , шириной  $b$  и толщиной  $d$ . Если ток протекает вдоль полоски (т.е. параллельно ее поверхности), то сопротивление полоски можно записать в виде:

$$R = \rho(a/bd) = R_s(a/b), \quad (12)$$

где  $R_s = \rho/d$ . Если слой неоднороден по толщине (например, если он получен диффузией примеси), то величина  $R_s$  запишется в общем виде:

$$R_s = \left( \int_0^d \sigma(x) dx \right)^{-1}, \quad (13)$$

где  $\sigma(x) = 1/\rho(x)$  – удельная проводимость материала в плоскости, расположенной на расстоянии  $x$  от поверхности.

При условии  $a = b$  прямоугольная полоска принимает квадратную форму, а ее сопротивление делается равным  $R_s$ . Значит, величину  $R_s$  можно определить как продольное сопротивление слоя или пленки квадратной конфигурации. Чтобы подчеркнуть последнюю оговорку, вместо истинной размерности «Ом» пишут «Ом/□» (читается: «Ом на квадрат»). Зная величину  $R_s$ , легко рассчитать сопротивление слоя или пленки прямоугольной конфигурации по известным значениям  $a$  и  $b$ .

Из табл. 3 видно, что пробивное напряжение эмиттерного перехода в 5-7 раз меньше, чем коллекторного. Эта особенность, свойственная всем дрейфовым транзисторам, связана с тем, что эмиттерный переход образован более низкоомными слоями, чем коллекторный. При включении транзистора с общим эмиттером пробойное напряжение коллекторного перехода уменьшается. Если база достаточно тонкая ( $w < 1$  мкм), то пробой обычно обусловлен эффектом смыкания, а напряжение пробоя характеризуется выражением:

$$U_w = (qN_{\bar{\sigma}} / 2\varepsilon_0\varepsilon)w_0^2 \quad (14)$$

Паразитные параметры. На рис. 7.14, а показана упрощенная структура интегрального  $n$ - $p$ - $n$ -транзистора, выполненного по методу разделительной диффузии. Особенность интегрального транзистора состоит в том, что его структура (с учетом подложки) – четырехслойная: наряду с рабочими эмиттерным и коллекторным переходами имеется третий (паразитный) переход между коллекторным  $n$ -слоем и подложкой  $p$ -типа. Наличие скрытого  $n^+$ -слоя (не показанного на рис. 44, а) не вносит принципиальных изменений в структуру.

Подложку ИС (если она имеет проводимость  $p$ -типа) присоединяют к самому отрицательному потенциалу. Поэтому напряжение на переходе

«коллектор-подложка» всегда обратное или (в худшем случае) близко к нулю. Следовательно, этот переход можно заменить барьерной емкостью  $C_{кп}$ , показанной на рис. 44, а.

Вместе с горизонтальным сопротивлением коллекторного слоя  $r_{кк}$  емкость  $C_{кп}$  образует  $RC$ -цепочку, которая подключена к активной области коллектора. Тогда эквивалентная схема интегрального  $n-p-n$ -транзистора имеет такой вид, как показано на рис. 44, б.

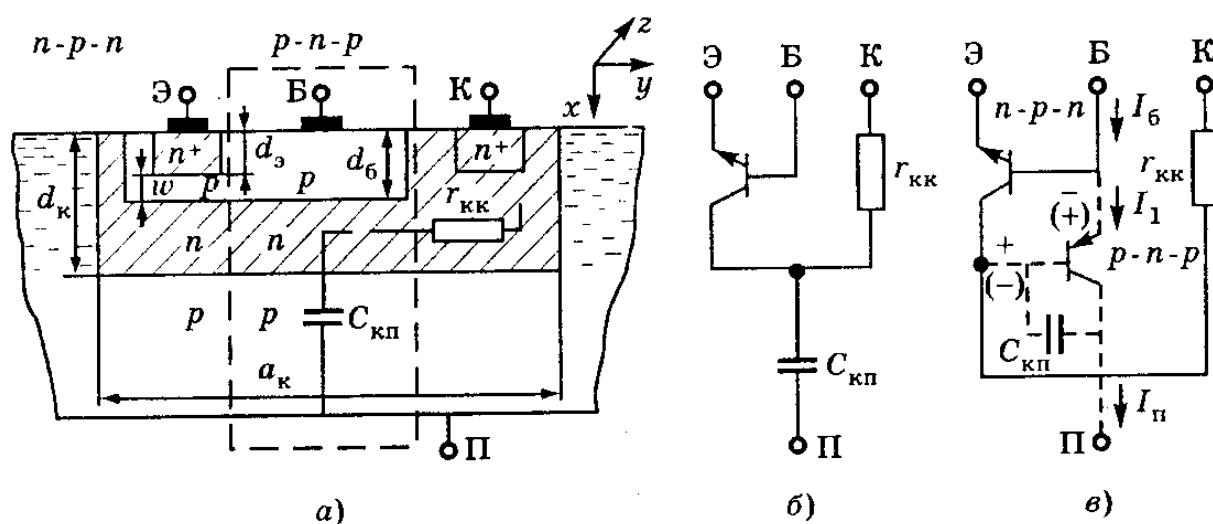


Рис. 44. Интегральный  $n-p-n$ -транзистор: а – упрощенная структура с выделенным паразитным  $p-n-p$ -транзистором; б – упрощенная модель; в – полная модель

Цепочка  $r_{кк} - C_{кп}$ , шунтирующая коллектор, – главная особенность интегрального  $n-p-n$ -транзистора. Эта цепочка, естественно, ухудшает его быстродействие и ограничивает предельную частоту и время переключения.

Поскольку подложка находится под неизменным потенциалом, ее можно считать заземленной по переменным составляющим. Поэтому, дополняя малосигнальную эквивалентную схему ОБ цепочкой  $r_{кк}C_{кп}$  и пренебрегая сопротивлением  $r_{б}$ , приходим к выводу, что емкость  $C_{кп}$  складывается с емкостью  $C_{к}$ , а сопротивление  $r_{кк}$  – с внешним

сопротивлением  $R_k$ . Соответственно эквивалентная постоянная времени запишется следующим образом:

$$\tau_{\alpha \text{ oe}} = \tau_{\alpha} + (C_k + C_{\text{кп}}) (r_{\text{кк}} + R_k). \quad (15)$$

Из выражения (15) очевидно, что паразитные параметры  $C_{\text{кп}}$  и  $r_{\text{кк}}$  ограничивают быстродействие интегрального транзистора в идеальных условиях, когда  $\tau_{\alpha} = 0$ ,  $C_k = 0$  и  $R_k = 0$ . В этом случае эквивалентная постоянная времени  $\tau_{\alpha \text{ oe}}$  равна постоянной времени подложки:

$$\tau_{\text{п}} = C_{\text{кп}} \cdot r_{\text{кк}}. \quad (16)$$

Например, если  $C_{\text{кп}} = 2$  пФ и  $r_{\text{кк}} = 100$  Ом, получаем  $\tau_{\text{п}} = 0,2$  нс, соответствующая граничная частота  $f_{\text{п}} = 1/2\pi\tau_{\text{п}} \approx 800$  МГц. С учетом параметров  $\tau_{\alpha}$ ,  $C_k$  и при наличии внешнего сопротивления  $R_k$  эквивалентная постоянная времени возрастает, а граничная частота уменьшается.

Значение  $r_{\text{кк}} = 100$  Ом, использованное в предыдущем примере, характерно для транзисторов без скрытого  $n^+$ -слоя. При наличии скрытого слоя типичны значения  $r_{\text{кк}} = 10$  Ом. Тогда постоянная времени  $\tau_{\text{п}}$  оказывается на порядок меньше и влияние подложки становится мало существенным.

Соотношение между емкостями  $C_{\text{кп}}$  и  $C_k$  зависит в первую очередь от соотношения площадей соответствующих переходов и концентраций примеси в слоях подложки и коллектора. Обычно  $C_{\text{кп}} = (2-3)C_k$ .

При расчете емкости  $C_{\text{кп}}$  следует учитывать не только донную часть перехода коллектор-подложка, но и его боковые (вертикальные) части (рис. 44, а). Удельная емкость боковых частей больше, чем донной, поскольку концентрация акцепторов в разделительных слоях возрастает в направлении от дна перехода к поверхности (на рис. 44, а эта концентрация характеризуется густотой штриховки). Типичное значение удельной емкости для донной части составляет  $C_{0x} = 100$  пФ/мм<sup>2</sup>, а для

боковых частей  $C_{0y,z} = 150-250$  пФ/мм<sup>2</sup>. Обычно все три составляющие емкости  $C_{кп}$  оказываются почти одинаковыми и лежат в пределах 0,5-1,5 пФ.

Пассивную область базы вместе с лежащими под ней областями коллектора и подложки можно представить как некий паразитный  $p-n-p$ -транзистор. На рис. 44, а структура такого транзистора обведена штриховой линией, а эквивалентная схема, характеризующая взаимосвязь рабочего  $n-p-n$ -транзистора с паразитным, показана на рис. 44, в.

Если  $n-p-n$ -транзистор работает в нормальном активном режиме ( $U_{кб} > 0$ ), то паразитный транзистор находится в режиме отсечки ( $U_{эб} < 0$ , см. знаки без скобок). В этом случае коллекторный переход паразитного транзистора представлен емкостью  $C_{кп}$  (рис. 44, б). Если же  $n-p-n$ -транзистор работает в инверсном режиме или в режиме двойной инжекции ( $U_{эб} < 0$ ), то паразитный  $p-n-p$ -транзистор находится в активном режиме ( $U_{эб} > 0$ ), см. знаки в скобках). При этом в подложку уходит ток  $I_{п} = \alpha_{p-n-p} I_1$ , где  $I_1$  – часть базового тока (рис. 44, в).

Утечка базового тока в подложку ухудшает параметры транзистора в режиме двойной инжекции. Поэтому транзисторы, предназначенные для работы в таком режиме, специально легируют золотом. Атомы золота играют в кремнии роль ловушек, т.е. способствуют уменьшению времени жизни носителей. Соответственно коэффициент  $\alpha_{p-n-p}$  уменьшается до значений менее 0,1, и утечкой тока в подложку можно пренебречь.

В случае диэлектрической изоляции паразитный  $p-n-p$ -транзистор отсутствует, но емкость  $C_{кп}$  сохраняется. Она, как уже отмечалось, меньше, чем при изоляции  $p-n$ -переходом. Если диэлектриком является двуокись кремния, то удельная емкость при толщине 1 мкм составляет около 35 пФ/мм<sup>2</sup>.

Типовой технологический цикл. Промышленность поставляет разработчику ИС готовые пластины кремния, прошедшие механическую и химическую обработку. Поэтому будем считать, что в начале технологического цикла имеется пластина кремния  $p$ -типа с отполированной поверхностью, покрытой тонким, естественным слоем окисла. В этой пластине групповым методом нужно изготовить транзисторы со структурой, показанной на рис. 3б, б. Последовательность операций будет следующая.



- 1) Общее окисление пластины.
- 2) 1-я фотолитография: создание окон в окисле «под скрытые  $n^+$ -слои».
- 3) 1-я диффузия (создание скрытых  $n^+$ -слоев, рис. 45, а); диффузант – мышьяк или сурьма.
- 4) Стравливание окисла со всей поверхности.
- 5) Нарращивание эпитаксиального  $n$ -слоя (при этом скрытый  $n^+$ -слой несколько диффундирует как в подложку, так и в эпитаксиальный слой).
- 6) Общее окисление.

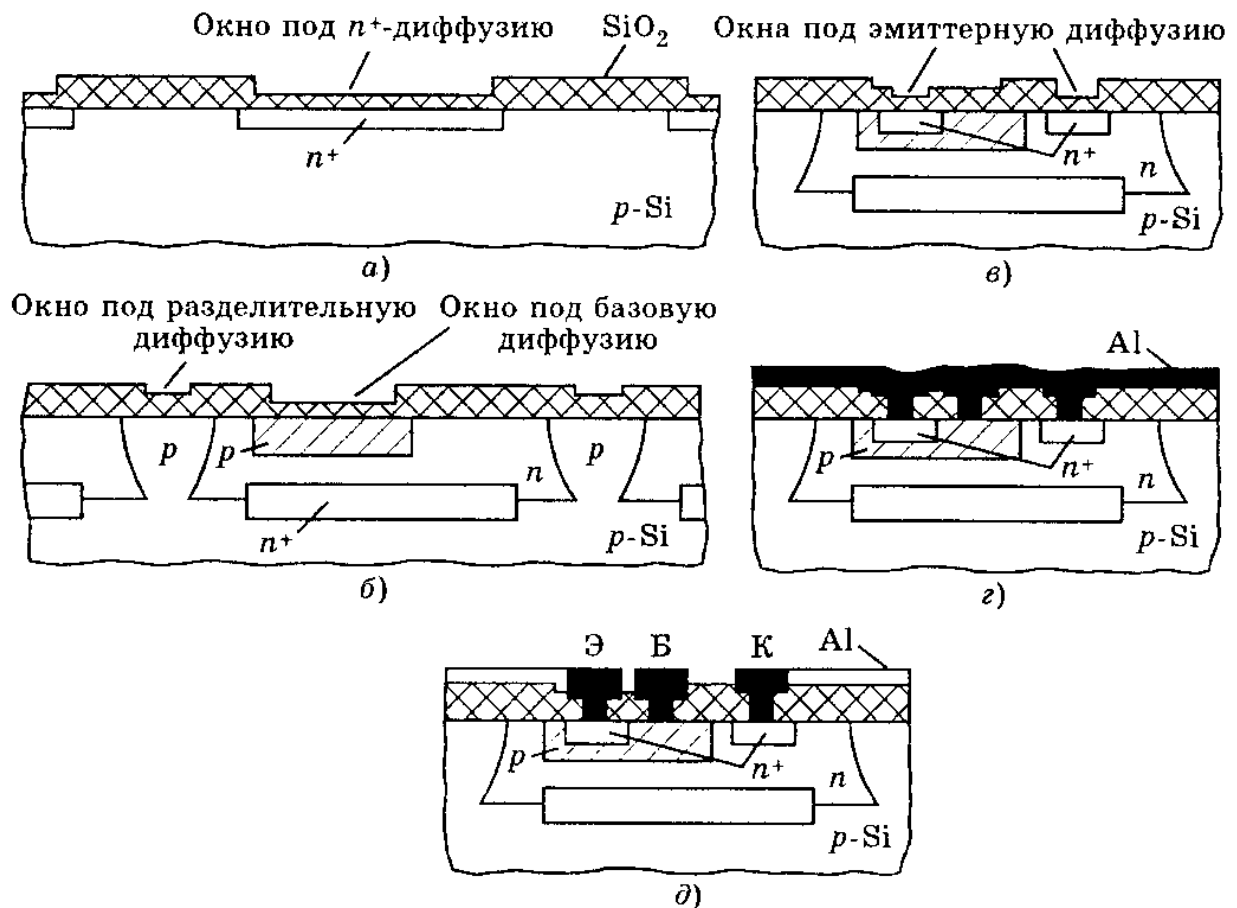


Рис. 45. Этапы технологического цикла создания интегрального  $n-p-n$ -транзистора со скрытым  $n^+$ -слоем методом разделительной диффузии:

*a* – создание скрытых слоев; *б* – создание базовых слоев в эпитаксиальных карманах; *в* – создание эмиттерных слоев и слоев под омические контакты коллекторов; *г* – общая металлизация; *д* – создание рисунка металлической разводкой

7) 2-я фотолитография: создание окон в окисле «под разделительную диффузию».

8) 2-я диффузия (создание разделительных *p*-слоев и соответственно изолированных *n*-карманов в эпитаксиальном слое, рис. 35); диффузانت – бор.

9) 3-я фотолитография: создание окон в окисле «под базовую диффузию».

10) 3-я диффузия (создание базовых *p*-слоев, рис. 45, *б*); диффузانت – бор. Диффузия двухстадийная – «загонка» и «разгонка».

11) 4-я фотолитография: создание окон в окисле «под эмиттерную диффузию и омические контакты коллекторов».

12) 4-я диффузия (создание  $n^+$ -слоев, рис. 45, *в*); диффузانت – фосфор. Иногда эта диффузия тоже двухстадийная.

13) 5-я фотолитография: создание окон в окисле «под омические контакты».

14) Общее напыление алюминия на пластину (рис. 45, *г*).

15) 6-я фотолитография: создание окон в фоторезисте «под металлическую разводку».

16) Травление алюминия через фоторезистную маску, снятие фоторезиста (рис. 45, *д*),

17) Термическая обработка для вжигания алюминия в кремний.

Сборочные операции мы опускаем: они были рассмотрены в разделе 6.10. К рассмотренному технологическому циклу необходимо сделать несколько дополнительных замечаний.

В последнее время промышленность начала выпускать пластины с уже осуществленными эпитаксиальным слоем и скрытым  $n^+$ -слоем. В таком случае первые пять операций отпадают.

В п. 10 отмечено, что диффузия бора на этапе базовой диффузии – двухстадийная («загонка» и «разгонка»). Такое, казалось бы, усложнение процесса имеет серьезные основания и является общепринятым.

Действительно, для того чтобы коэффициент инжекции эмиттерного перехода составлял не менее 0,999, концентрация примеси в эмиттерном слое должна превышать концентрацию в базовом слое не менее чем в 100 раз. Между тем предельные растворимости бора и фосфора при оптимальных температурах различаются всего в 3 раза (табл. 1). Для того чтобы преодолеть это противоречие, нужно понизить приповерхностную концентрацию бора. Это можно сделать несколькими способами.

Можно проводить диффузию бора при столь низкой температуре, при которой его предельная растворимость будет в 100 раз меньше, чем у фосфора; однако тогда коэффициент диффузии уменьшится на несколько порядков и диффузию придется проводить в течение ряда суток или даже недель. Можно понизить температуру в зоне источника диффузанта и таким образом создать «диффузантный голод» вблизи поверхности пластины; однако этот процесс трудно контролируется. Таким образом, двухстадийная диффузия оказывается оптимальным решением: во время «разгонки» поверхностную концентрацию легко уменьшить в десятки раз и более (рис. 11, б).

Температуру «разгонки» делают на 150-200°C больше, чем температура «загонки», чтобы повысить коэффициент диффузии примеси и сократить время процесса. Типичное время «загонки» составляет 20-40 мин (при температуре 1000-1050 °C), а «разгонки» – несколько часов (при температуре около 1200 °C).

Внедрение фосфора на этапе эмиттерной диффузии (п. 12) – последняя высокотемпературная операция в цикле (температура выбирается на 100-150 °C ниже температуры «разгонки» бора, чтобы не изменить глубину коллекторного  $p$ - $n$ -перехода). Длительность этой операции определяет толщину  $n^+$ -слоя, а значит, и ширину базы транзистора. У современных планарных транзисторов типичная ширина базы составляет 0,4-0,5 мкм.

В заключение заметим, что в результате неоднократных операций фотолитографии, окисления и диффузии рельеф окисной пленки перед металлизацией оказывается сложным – многоступенчатым. В ряде случаев это затрудняет получение хорошей адгезии алюминия с поверхностью окисла. Обычно на рисунках, иллюстрирующих структуру (разрез) транзисторов или ИС, многоступенчатость окисла для простоты не показывают.