

Лекция 12

Тема: Цифровые интегральные микросхемы

- 1) Цифровые интегральные микросхемы.
- 2) Диодно-транзисторная логика.
- 3) Транзисторно-транзисторная логика

ЦИФРОВЫЕ ИНТЕГРАЛЬНЫЕ МИКРОСХЕМЫ

Цифровые интегральные микросхемы (ИМС) предназначены для преобразования сигналов, изменяющихся по закону дискретной функции. Такие сигналы имеют только два значения, U^0 и U^1 , называемые логическим нулем и логической единицей соответственно (рис. 93). Разность напряжений, соответствующих логическому нулю и логической единице, называется логическим перепадом: $U_{\Pi} = U^0 - U^1$.

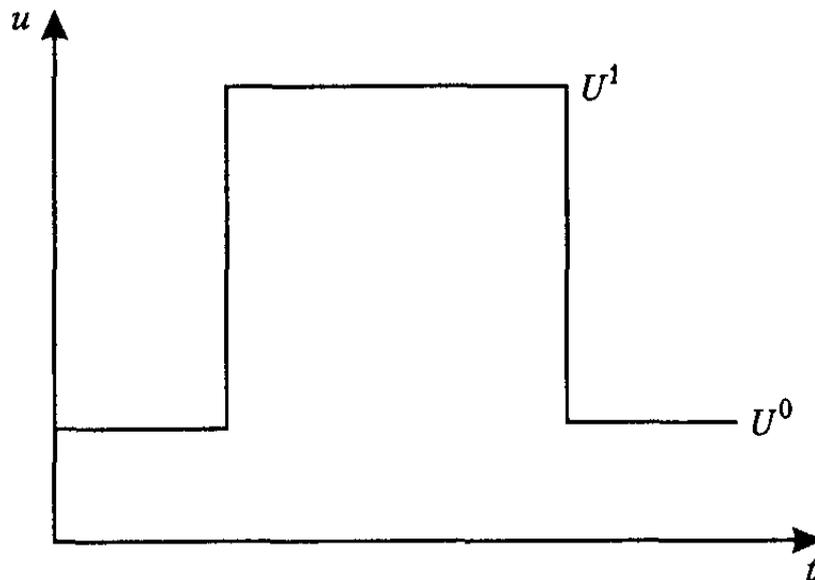


Рис. 93

В основе построения цифровых ИМС лежат электронные ключи, характеризующиеся двумя состояниями: разомкнутым и замкнутым. Соединяя определенным образом электронные ключи между собой, можно

создать электронные схемы, позволяющие осуществлять логические операции с цифровыми сигналами, их хранение, задержку во времени и т. д. Цифровые ИМС являются основой для создания сложных устройств вычислительной техники.

ДИОДНО-ТРАНЗИСТОРНАЯ ЛОГИКА

Более совершенным по сравнению с логическим элементом ТЛНС является логический элемент диодно-транзисторной логики (ДТЛ), схема которого показана на рис. 110.

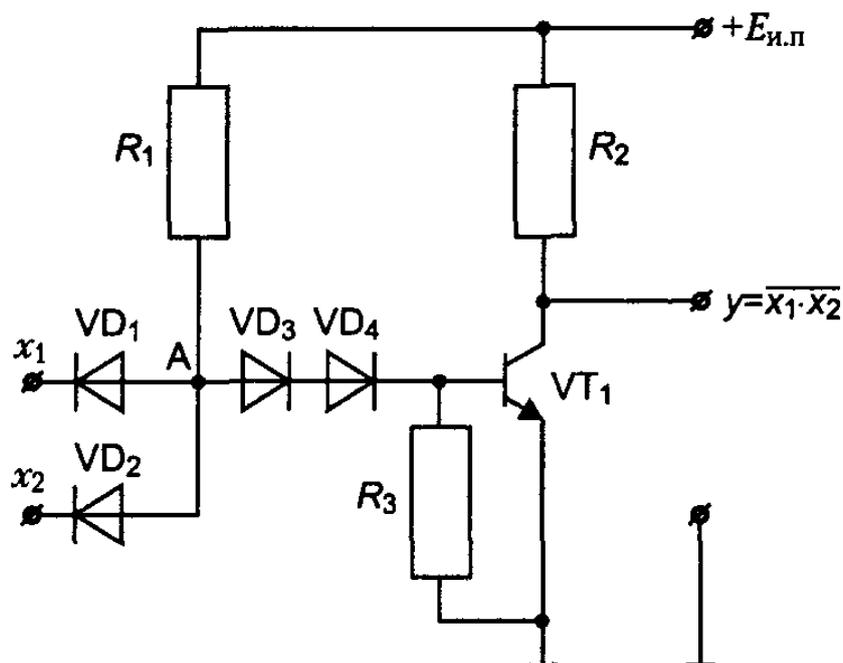


Рис. 110

В этой схеме можно выделить две последовательно включенные функциональные части: в первой входные сигналы x_1 и x_2 подаются на диодный элемент (диоды VD_1 и VD_2 и резистор R_1), выполняющий операцию И; вторая часть, выполненная на транзисторе VT_1 ; представляет собой инвертор. Таким образом, в схеме отдельно выполняются логические операции И и НЕ, следовательно, схема реализует логическую

операцию 2И-НЕ (число 2 означает количество входов ЛЭ). Диоды VD_3 и VD_4 играют роль элемента связи между двумя частями схемы и повышают ее помехоустойчивость.

Если на один из входов x_1 или x_2 подан сигнал $U_{\text{вх}}^0 = 0$, то один из диодов открыт и в схеме течет ток от источника $E_{\text{ип}}$ через резистор R_1 и открытый диод. При этом в точке A установится потенциал $U^* \approx 0,7$ В, недостаточный для отпириания двух последовательно включенных диодов VD_3 и VD_4 . В результате транзистор VT_1 будет закрыт и на выходе схемы установится напряжение $U_{\text{вых}}^1 \approx E_{\text{ип}}$ соответствующее логической единице. В таком состоянии схема будет оставаться до тех пор, пока на оба входа, x_1 и x_2 , не будет подан высокий уровень сигнала $U_{\text{вх}}^1$ (логическая единица). В этом случае диоды VD_1 и VD_2 закрываются, потенциал точки A увеличивается, став достаточным для открывания диодов VD_3 и VD_4 , и в цепи течет ток от источника $E_{\text{ип}}$ через резистор R_1 диоды VD_3 и VD_4 в базу транзистора VT_1 . В результате транзистор VT_1 открывается, и на выходе схемы устанавливается низкий уровень напряжения $U_{\text{вых}}^0 = U_{\text{ост}} \approx 0,1$ В (логический нуль), следовательно, в схеме ДТЛ выполняется операция И-НЕ. Резистор R_3 служит в данной схеме для того, чтобы создать цепь рассасывания накопленного в базе транзистора VT_1 (заряда (при переключении VT_1 из открытого состояния в закрытое). В некоторых случаях резистор R_3 соединяют не с землей, а с источником отрицательного напряжения $E \approx -2$ В, чтобы обеспечить более быстрое рассасывание базового заряда и уменьшить время задержки сигнала.

Логические элементы ДТЛ обладают высоким быстродействием и большим логическим перепадом $U_{\text{л}} = U_{\text{вых}}^1 - U_{\text{вых}}^0 \approx E_{\text{ип}}$. Чаще всего они реализуются в виде гибридных ИМС. Что касается полупроводниковых ИМС, то схема ДТЛ обладает существенным недостатком – большим количеством диодов, а каждый диод – это, в сущности, транзистор в диодном включении. Каждый такой транзистор нуждается в изолирующем кармане, и поэтому площадь, занимаемая схемой на подложке, оказывается очень большой. Отсюда появилась идея заменить совокупность логических диодов (VD_1 и VD_2) и диодов VD_3 и VD_4 одним многоэмиттерным транзистором, выполненным в одном изолирующем кармане. Таким образом был осуществлен переход к одному из самых распространенных семейств логических ИМС – схемам транзисторно-транзисторной логики (ТТЛ).

ТРАНЗИСТОРНО-ТРАНЗИСТОРНАЯ ЛОГИКА

В базовом элементе ТТЛ (рис. 111) функции диодов VD_1 и VD_2 выполняют эмиттеры многоэмиттерного транзистора, а роль диодов VD_3 и VD_4 – его коллекторный переход. Следовательно, схема ТТЛ выполняет ту же логическую операцию, что и схема ДТЛ, то есть И-НЕ. Действительно, если на входе x_1 , или x_2 действует сигнал низкого уровня $u_{вх} \approx 0$ (логический ноль), то в цепи протекает ток от источника питания $E_{ип}$ через резистор R_1 , и соответствующий открытый эмиттерный переход. Потенциал базы транзистора VT_1 становится равным примерно $0,7$ В. Этот потенциал распределяется примерно поровну между коллекторным переходом транзистора VT_1 и эмиттерным переходом транзистора VT_2 . Поэтому напряжение $u_{бэ2}$ недостаточно для отпирания транзистора VT_2 , и на выходе схемы устанавливается высокий уровень напряжения $U^1_{вых} \cong E_{ип}$ (логическая единица). Если на входах x_1 и x_2 действует высокий уровень сигнала $U^1_{вх}$ (логическая единица), то эмиттерные переходы транзистора VT_1 заперты, ток течет от источника $E_{ип}$ через резистор R_1 коллекторный переход VT_1 и эмиттерный переход VT_2 . Потенциал базы транзистора VT_2 становится равным $u_{бэ2} \approx 0,7$ В, а потенциал $U_a \approx 1,4$ В. Транзистор VT_2 отпирается, и на выходе схемы устанавливается низкий уровень напряжения $U^0_{вых} \approx 0,1$ В.

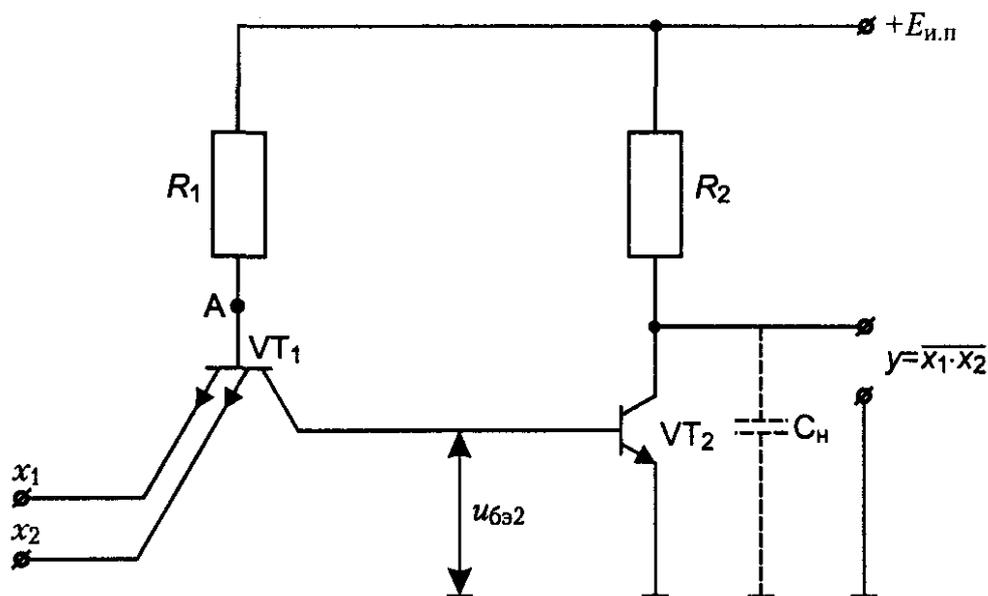


Рис. 111

Схема ТТЛ, сохраняя все достоинства схемы ДТЛ, имеет существенный выигрыш по площади. Поэтому эта схема в настоящее время практически вытеснила схемы ДТЛ и получила очень широкое распространение. Однако в рассмотренном варианте схема ТТЛ несмотря на простую технологию из-за малой нагрузочной способности и низкого быстродействия почти не применяется. Действительно, при подключении к выходу схемы нескольких нагрузок в виде аналогичных схем вырастает нагрузочная емкость C_H а так как резистор R_2 имеет достаточно большую величину, то вырастает постоянная времени заряда емкости и быстродействие схемы падает. Для устранения этого недостатка в схемах ТТЛ вместо простого инвертора используют сложный инвертор (рис. 112).

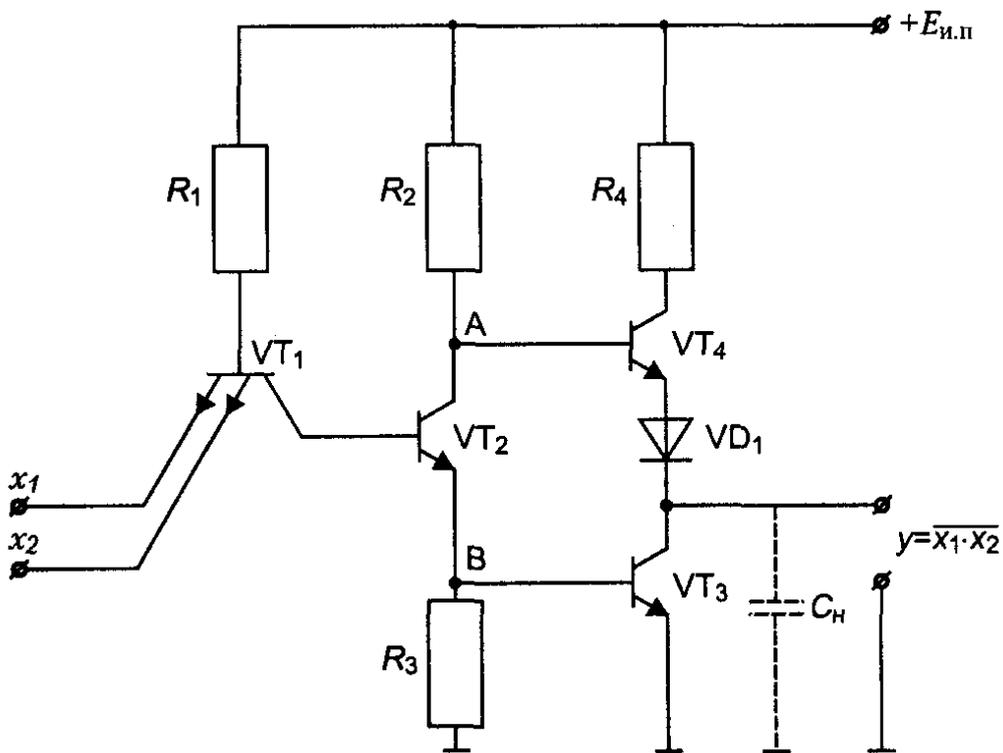


Рис. 112

Транзистор VT_2 в этой схеме выполняет функцию «фазорасщепителя». Рассмотрим работу инвертора. Пусть на входе инвертора (на базе транзистора VT_2) действует низкий уровень напряжения U^0 (логический нуль). Транзистор VT_2 закрыт, потенциал точки A высокий, а точки B – низкий, следовательно, транзистор VT_3 закрыт, а VT_4 открыт. Нагрузочная емкость C_n быстро заряжается от источника $E_{\text{ип}}$ через резистор R_2 , открытый эмиттерный переход транзистора VT_4 и диод VD_1 . На выходе схемы устанавливается высокий уровень напряжения $U^1_{\text{вых}} = E_{\text{ип}} - u_{\text{бэ}} - u_{\text{д}} = 0,7 - 0,7 = 3,6$ В (логическая единица). Резистор R_4 предназначен для ограничения тока в последовательной цепочке VT_4 - VD_1 - VT_3 . Дело в том, что в моменты переключения схемы из одного состояния в другое оба транзистора, VT_3 и VT_4 , открыты (один из них открывается, а другой не успевает закрыться), и чтобы предотвратить замыкание источника $E_{\text{ип}}$ на «землю», ставится ограничительный резистор R_4 .

Если на входе инвертора устанавливается высокий уровень напряжения U^1 (логическая единица), то транзистор VT_2 открыт, VT_4 закрыт и VT_3 открыт. Емкость C_n разряжается через открытый транзистор VT_3 , и на выходе схемы устанавливается низкий уровень напряжения $U^0_{\text{вых}} = 0,1$ В (логический нуль). Диод VD_1 обеспечивает надежное запирающее действие транзистора VT_4 при открытом транзисторе VT_3 . Благодаря тому что заряд и разряд паразитной емкости C_n проходит через транзисторы VT_3 и VT_4 с низким сопротивлением в открытом состоянии, схема ТТЛ со сложным инвертором обладает высоким быстродействием. Среднее время задержки распространения сигнала в этой схеме составляет около 10 нс. Более высоким быстродействием обладает схема ТТЛШ, в которой вместо обычных биполярных транзисторов применены транзисторы с барьером Шоттки. В этом случае $t_{\text{зд.р.ср}} = 3$ нс.

Для расширения функциональных возможностей ТТЛ-логики промышленность выпускает логические элементы, выполняющие три функции: И/ИЛИ-НЕ. Схема такого комбинированного логического элемента представлена на рис. 113, а, а на рис. 113, б – его функциональная блок-схема, которая содержит два двух-входовых элемента И на транзисторах VT_1 и VT_4 , а также двухвходовый элемент ИЛИ-НЕ на транзисторах VT_2 и VT_3 , выходной каскад на транзисторах VT_5 и VT_6 аналогичен рассмотренному выше. На рис. 113, в приведено

схематическое изображение таких элементов, приводимых в справочниках.